



Struttura di un microprocessore

FASI DI ELABORAZIONE DELLE ISTRUZIONI.

Diamo schematicamente i passi che costituiscono in linea di massima l'elaborazione delle due istruzioni:

ADD AL, num somma al contenuto del *registro accumulatore* AL il valore contenuto nella variabile *num*
 MOV ris, AL sposta nella variabile *ris*, il valore contenuto nel registro AL

Supponiamo che inizialmente il Program Counter (PC) contenga come indirizzo della prossima istruzione da eseguire 0500_H e che l'accumulatore AL sia stato precedentemente inizializzato con il valore 8₁₀.

• Fetch (prelevamento di un'istruzione dalla memoria)

L'istruzione da eseguire deve essere prelevata dalla memoria RAM e trasportata all'interno del processore (CPU); l'indirizzo di memoria di detta istruzione è contenuta nel Program Counter (PC).

- ① Il contenuto del PC (nel ns. esempio 0500_H) è trasferito nel *Registro indirizzi* (AR)
- ② Il contenuto di AR è posto sul *bus indirizzi esterno*, in modo che il decodificatore della memoria decodifichi l'indirizzo 0500_H per accedere all'informazione contenuta nella corrispondente cella di memoria; contemporaneamente l'*unità di controllo* CU dà l'ordine attraverso il *bus di controllo* di leggere il contenuto di quella cella.
- ③ Il contenuto della locazione di memoria indirizzata è posto sul *bus dati* e viene trasferito nel *Registro Dati* (DR).
- ④ Il contenuto di DR, trattandosi di un codice operativo, viene trasferito nel *Registro Istruzioni* (IR).

• Decode (decodifica dell'istruzione)

- ⑤ Il codice operativo, che indica l'operazione che deve essere svolta e costituisce la prima parte dell'istruzione, viene inviato al decodificatore che a sua volta la trasmette alla rete di controllo del CU, che provvede a generare i comandi necessari per eseguire l'istruzione (Execute).
- ⑥ Il CU emette anche i segnali per incrementare opportunamente il Program Counter PC (nel nostro caso +3 perché la lunghezza dell'istruzione attuale è 3 byte) che così conterrà l'indirizzo (0503_H) della prossima istruzione che sarà eseguita dopo il completamento di quella attuale.

• Execute (esecuzione dell'istruzione)

- ⑦ L'istruzione contiene oltre al *codice operativo* anche il *campo operandi* che, su ordine sempre del CU, viene inviato nel registro AR (nell'esempio AR conterrà l'indirizzo di *num*, cioè 0300_H).
- ⑧ Il contenuto di AR è posto sul *bus indirizzi esterno*, e giungendo al decodificatore della memoria accede all'informazione contenuta nella corrispondente cella di memoria; contemporaneamente l'*unità di controllo* CU dà l'ordine attraverso il *bus di controllo* di leggere il contenuto di quella cella.
- ⑨ Il contenuto della locazione di memoria indirizzata è posto sul *bus dati* e viene trasferito nel Registro Dati (DR).
- ⑩ Il contenuto di DR, trattandosi di un operando, viene inviato alla ALU che, su ordine della CU è abilitata ad eseguire l'operazione di somma con il contenuto del registro accumulatore AL (che abbiamo supposto contenesse 8₁₀).
- ⑪ Il risultato viene posto in AL (28₁₀).
- ⑫ La ALU aggiorna anche il *Registro di Stato* (SR); in particolare setta i bit che indicano se l'operazione che si è appena conclusa ha generato degli errori ed eventualmente di quale tipo.

A questo punto inizia l'elaborazione dell'istruzione successiva (MOV ris,AL).

Fetch: il CU dà ordine di trasferire il contenuto del PC (ora 0503_H) nel registro indirizzi (AR) per prelevare l'istruzione MOV ris, AL. Il contenuto della locazione di memoria indirizzata è posto sul *bus dati* e viene trasferito nel Registro Dati (DR). Il contenuto di DR, trattandosi di un codice operativo, viene trasferito nel *registro istruzioni* (IR).

Decode: Il codice operativo viene inviato al decodificatore che a sua volta la trasmette alla rete di controllo del CU; il CU provvede a generare i comandi necessari per eseguire l'istruzione e invia i segnali per incrementare opportunamente il Program Counter che così conterrà l'indirizzo (0506_H) della prossima istruzione che sarà eseguita dopo il completamento di quella attuale.

Execute: il *campo operandi* su ordine del CU, viene posto nel registro AR (nell'esempio l'indirizzo di *ris*: 0301_H). Contemporaneamente l'*unità di controllo* CU dà l'ordine attraverso il *bus di controllo* di scrivere il contenuto del registro accumulatore AL nel registro dati DR; il contenuto di DR attraverso il *bus dati esterno* viene memorizzato nella cella di memoria la cui indirizzo è in AR (la cella di memoria di nome *ris* conterrà quindi, al completamento della seconda istruzione, 28₁₀).